

# 核高基重大专项

## 《集成电路芯片类课题阶段划分规范》

(2011 年 2 月)

### 1. 适用范围

本规范适用于集成电路芯片设计单位承担“核高基”重大专项课题的情况。本规范将课题研发过程从：前期积累、需求分析工作分解（总体设计）、创新模块设计、产品集成设计、产品集成（流片）验证初样形成、开发板验证、初始用户验证、扩展用户验证、大规模应用最终完成课题任务为止，共分解为 9 个阶段。

“核高基”重大专项部署的芯片类课题，通常并不都是从阶段 1 开始到阶段 9 结束。多数课题仅跨越其中的几个阶段。譬如：关键技术研发类课题，多数从阶段 3 或阶段 4 开始，到阶段 6 结束；有明确产业化考核指标的课题，多数会从阶段 6 或阶段 7 开始，到阶段 8 或阶段 9 结束。

标注“★”的子阶段为必须进行的评估环节。

### 2. 阶段描述

#### 2.1 阶段 1（前期研究阶段，JD1）

2.1.1 主要工作内容：本阶段是针对课题目标芯片所做的前期相关技术准备。包括：收集相关技术领域学术论文、资料、专利；研究相关技术领域，发掘可实用化技术；发表相关技术领域论文、专著；深入研究相关技术、形成专利，已有概念性应用。相关技术领域积累初步形成。

2.1.2 阶段 1 分为 3 个子阶段。分别为：

阶段 1.1 收集资料，了解相关技术：收集、整理相关领域的论文/科技报道等。

阶段 1.2 发表论文，掌握相关技术：发现创新点，发表过与创新点相关论文、专著。

阶段 1.3 形成专利，相关技术已有创新：已在相关领域形成专利，已有概念性应用和研发成果。

2.1.3 阶段成果和检查项：通常为纸介质文件。包括：收集文献清单、查新报告、分析报告、模型及仿真结果、已发表的论文、专著清单、专利受理文件或证书复印件，软件著作权（或版权）受理文件或证书复印件、合作协议、技术转让、授权文件、已承担的、参与的国家、省市项目，已销售的类似产品清单等。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.2 阶段 2（总体设计阶段，JD2）

2.2.1 主要工作内容：提出课题任务的总体设计方案。包括：运用已有积累、成果和准备创新技术进行总体设计。分析已有技术、创新技术和外来技术，分类评估；明确创新技术的实现方案；提出技术集成方案可行性。

2.2.2 阶段 2 分为 4 个子阶段。分别为：

阶段 2.1 确认创新点的正确性，明确创新点的技术要素。

★阶段 2.1 需求分析及技术路线：列出组成芯片的技术模块，按已有技术、创新技术和外来技术进行分类、评估。

阶段 2.3 针对创新技术，提出理论/经验的方案，确定创新技术的关键参数，完成设计。

★阶段 2.4 总体设计及方案评审：评估每个技术模块的性能，确认应用范围；分析、评估技术集成方案的可行性，形成技术方案。

2.2.3 阶段成果和检查项：通常为纸介质文件和电子文档。包括：已有技术、外购技术的《技术评估报告》，创新技术的《技术设计、验证及测试方案》及《知识产权分析、查新报告》、《测试方案》、《应用方案设计及规格说明书》、《任务分工及进度计划》等。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.3 阶段 3（创新设计阶段，JD3）

2.3.1 主要工作内容：创新模块的正式开发和验证。包括：在实验室环境中，对确定的创新模块进行开发、验证；在仿真环境中，对实验室环境验证后的结果进一步分析、验证。

2.3.2 阶段 3 分为 4 个子阶段。分别为：

阶段 3.1 创新技术详细设计：使用 EDA 工具，分析/建模仿真，开发、验证创新模块预期能力，工作（工艺）参数容差分析，评估模块的适应

性能力。

阶段 3.2 仿真验证：确认模块的可行性。

阶段 3.3 确认是否有相关技术能够提高性能并降低风险。

★阶段 3.4 技术方案评估：确认创新技术在技术方案中的可行性，编制任务进度计划。

2.3.3 阶段成果和检查项：多数为纸介质文件，部分文件过于复杂，允许以代码方式存留在计算机系统中，但必须经过审核、检验。提供与 **FPGA** 相关的开发环境及创新模块的测试环境软、硬件清单。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.4 阶段 4（集成设计阶段，JD4）

2.4.1 主要工作内容：本阶段启动芯片的技术集成方案的正式开发和验证。包括：在实验室环境中，对各类模块进行集成设计，实现低精度阶段成果。

2.4.2 阶段 4 分为 4 个子阶段。分别为：

阶段 4.1 芯片设计：在 **EDA** 工具环境中，将芯片全部技术模块组合起来，进行详细设计，验证芯片能够实现的基本功能。

★阶段 4.2 仿真验证：确认芯片的可行性，形成设计文件。

阶段 4.3 测试环境建立：建立芯片性能测试环境。

★阶段 4.4 完成芯片电路设计和版图设计，编制投片计划。

2.4.3 阶段成果和检查项：部分为纸介质文件，多数文件过于复杂，可以代码方式留在服务器中，但必须经过审核、检验。提供与 **FPGA** 相关的开发环境及创新模块的测试环境软、硬件清单。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.5 阶段 5（初样形成阶段，JD5）

2.5.1 主要工作内容：向中精度阶段成果（初样）转化。包括：对仿真环境验证后的结果进行制造或组装，形成初级样品。

2.5.2 阶段 5 分为 5 个子阶段。分别为：

阶段 5.1 版图设计和试投片：完成版图设计和第一次试验批（**Multi Project Wafer, MPW**）流片验证。

★阶段 5.2 第一次流片评估。

阶段 5.3 第二次 MPW 流片（如果多次流片，每次流片均需要提交资料），芯片封装和测试。

★阶段 5.4 第二次流片评估，芯片设计存在问题已解决。确认开发板应用的细节，设计修改，成本估算，提供试用时间表。

阶段 5.5 对可扩展的新功能进行描述，修订相关文件，准备正式流片。

2.5.3 阶段成果和检查项：部分为纸介质文件，多数文件过于复杂，可以代码方式存留在服务器中，但必须经过审核、检验。实物检查项：版图、未封装芯片和封装后集成电路。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.6 阶段 6（评估改进阶段，JD6）

2.6.1 主要工作内容：本阶段向高精度阶段成果（正样）转化包括：搭建电路评估板、编制测试程序，提供初始用户应用验证，在模拟环境中对“中精度”芯片进行演示性验证，使中精度芯片接近实际应用（正样）。

2.6.2 阶段 6 分为 4 个子阶段。分别为：

阶段 6.1 评估板设计完成，评估板测试环境、参数确定。

★阶段 6.2 与用户共同制定、完善评估板解决方案。

阶段 6.3 基本功能实现、软件开发完成，硬件指标、开发环境、评估板（参考设计方案）集成验证完成，评估版技术说明书完成

★阶段 6.4 可维护、可靠性、支撑数据开始收集，更新成本估算，进度计划表，进入试生产，用量达到芯片产业化目标值的 1-3%

2.6.3 阶段成果和检查项：本阶段成果部分为纸介质文件，多数文件过于复杂，可以代码方式存留在服务器中，但必须经过审核、检验。实物检查项：评估版版图、评估版实物。各子阶段对应的阶段成果和检查项见表 1 所示。

## 2.7 阶段 7（应用验证阶段，JD7）

2.7.1 主要工作内容：满足初始用户的实际应用。包括：初始用户对正样在实际环境进行验证，满足应用需求，应用方案确定。（设计定型）

2.7.2 阶段 7 分为 3 个子阶段。分别为：

★阶段 7.1 制定设计定型计划，确认材料、过程、方法和设计技术没有问题。

阶段 7.2 初始方案确定：在实际环境中完成测试，用量达到芯片产业化目标

值的 2%，最终确定技术方案。

★阶段 7.3 设计定型：准备小批量生产（5%），完成用户认证；累计达到芯片产业化目标值的 10%。

2.7.3 代表性文件及格式：本阶段阶段成果部分为纸介质文件，多数文件过于复杂，可以代码方式存留在计算机系统中，但必须经过审核、检验。实物检查项：设计定型文件、集成电路实物、初始用户整机应用实物等。各子阶段对应的交付成果和检查项见表 1 所示。

## 2.8 阶段 8（小批量应用阶段，JD8）

2.8.1 主要工作内容：满足扩展用户的实际应用，扩展用户在实际环境中对应用方案通过认证。（生产定型）

2.8.2 阶段 8 分为 3 个子阶段。分别为：

阶段 8.1 扩大应用：向扩展用户提交设计定型方案和样品，评估改进。

阶段 8.2 扩大认证：板级参考设计成熟，准备小批量生产（10%），累计达到芯片产业化目标值的 20%。

★阶段 8.3 生产定型：成本核算，进入产业化应用。

2.8.3 代表性文件及格式：阶段成果、检查项通常为纸介质或存储介质文件。包括：生产定型文件、集成电路实物、扩展用户整机应用实物。各子阶段对应的交付成果和检查项见表 1 所示。

## 2.9 阶段 9（大规模应用阶段，JD9）

2.9.1 主要工作内容：本阶段实现芯片的产业化，完成产业化考核，完成课题任务。在实际环境中，针对目标市场容量，实现大规模应用。

2.9.2 阶段 9 分为 3 个子阶段。分别为：

阶段 9.1 销售量达到芯片产业化销售指标 10%，累计销售达到芯片产业化指标的 30%，供应链建立；

阶段 9.2 服务建设：培训、销售服务队伍建设，售后服务网点建设，参加展销、广告、宣传活动；

阶段 9.3 销售量达到芯片规定的产业化销售指标 70%，累计销售达到考核指标的 100% 以上。

2.9.3 代表性文件及格式：阶段成果、检查项通常为纸介质或存储介质文件。包括：《销售合同》，《用户、销售、服务数据统计分析》、《质量反馈报告》等。各子阶段对应的交付成果和检查项见表 1 所示。

表 1： 《集成电路芯片类课题阶段划分规范》

阶段	名称	阶段主要工作内容	阶段工作内容细分	阶段成果或检查项
JD 1	前期积累阶段	通过前期研究、取得成果、形成积累。 收集论文、资料；研究、发表论文、专著；形成专利，取得应用。	1.1 收集资料：收集、整理相关领域的论文/科技报道等	<input type="checkbox"/> 已收集的相关领域技术论文/科技报道的清单
			1.2 发表论文：发现创新点，发表过与创新点相关论文、专著。	<input type="checkbox"/> 论文清单，包括发表刊物名称、年份及作者
			1.3 形成专利：已在相关领域形成专利，并取得应用。	<input type="checkbox"/> 相关领域已获得、已受理专利的清单 <input type="checkbox"/> 专利转让、授权使用协议
JD 2	总体设计阶段	提出课题任务的总体设计方案。 运用已有积累、成果和准备创新技术进行总体设计。分析已有技术、创新技术和外来技术，分类评估；明确创新技术的实现方案；提出技术集成方案可行性。	2.1 确认创新点的正确性，明确创新点的技术要素	<input type="checkbox"/> 《知识产权分析、查新报告》
			★2.2 需求分析及技术路线：列出组成芯片的技术模块，按已有技术、创新技术和外来技术进行分类、评估	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《芯片需求及总体设计方案》V0（附件 1） <input type="checkbox"/> 已有技术应用验证方案 <input type="checkbox"/> 外来技术应用验证方案
			2.3 针对创新技术，提出理论/经验的方案，确定创新技术的关键参数，完成设计	<input type="checkbox"/> 创新技术设计、应用、验证方案
			★2.4 总体设计及方案评审：评估每个技术模块的性能，确认应用范围；分析、评估技术集成方案的可行性，形成技术方案	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《芯片需求及总体设计方案》V 1 <input type="checkbox"/> 《芯片任务进度计划》V1
JD 3	创新设计阶段	创新模块的正式开发和验证。 在实验室环境中，对确定的创新模块进行开发、验证；在仿真环境中，	3.1 创新技术详细设计：使用 EDA 工具，分析/建模仿真，开发、验证创新模块预期能力，工作（工艺）参数容差分析，评估模块的适应性能力	<input type="checkbox"/> 创新技术《EDA 测试报告》
			3.2 仿真验证：确认模块的可行性	<input type="checkbox"/> 创新技术的前端仿真及 FPGA 验证报告 <input type="checkbox"/> 创新技术的版图参数提取及后端仿真验证报告

	段	对实验室环境验证后的结果进一步分析、验证。	3.3 确认是否有相关技术能够提高性能并降低风险	<input type="checkbox"/> 创新技术性能改进方法
			★3.4 技术方案评估：确认创新技术在技术方案中的可行性，编制任务进度计划	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《芯片需求及总体设计方案》V2 <input type="checkbox"/> 《芯片任务进度计划》V2（含 V1 进度管理报告）
JD 4	集成设计阶段	集成方案的正式开发和验证。 在实验室环境中，对各类模块进行集成设计，实现低精度阶段成果。	4.1 芯片设计：在 EDA 工具环境中，将芯片全部技术模块组合起来，进行详细设计，验证芯片能够实现的基本功能	<input type="checkbox"/> 芯片《EDA 测试报告》
			★4.2 仿真验证：确认芯片的可行性，形成设计文件	<input type="checkbox"/> 芯片前端仿真及 FPGA 验证报告 <input type="checkbox"/> 芯片版图参数提取及后端仿真验证报告 <input type="checkbox"/> 《芯片需求及总体设计方案》V3，增加： <ol style="list-style-type: none"> <li>1、版图设计及 GDSII 版图</li> <li>2、封装设计</li> <li>3、芯片测试方案</li> </ol> <input type="checkbox"/> 4、应用方案设计
			4.3 测试环境建立：建立芯片性能测试环境	<input type="checkbox"/> 实际测试环境检查
			★4.4 完成芯片电路设计和版图设计，编制投片计划	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《芯片需求及总体设计方案》V4，（芯片测试） <input type="checkbox"/> 《集成电路技术规格书》V1 <input type="checkbox"/> 《用户使用手册》V1 <input type="checkbox"/> 《芯片任务进度计划》V3（含 V2 进度管理报告） <input type="checkbox"/> 《掩膜版加工合同》
JD 5	初样形成	向中精度阶段成果（初样）转化。 对仿真环境验证后的	5.1 第一次 MPW 流片，芯片封装和测试	<input type="checkbox"/> 《流片加工合同》 <input type="checkbox"/> 《封装加工合同》 <input type="checkbox"/> 《Wafer 测试报告》 <input type="checkbox"/> 《芯片测试报告》



	阶段	结果进行制造或组装,形成初级样品。	★5.2 第一次流片评估	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 第二次《掩膜版加工合同》
			5.3 第二次 MPW 流片（如果多次流片，每次流片均需要提交资料），芯片封装和测试	<input type="checkbox"/> 改版记录 <input type="checkbox"/> 第二次《流片加工合同》 <input type="checkbox"/> 第二次《封装加工合同》 <input type="checkbox"/> 《Wafer 测试报告》V2 <input type="checkbox"/> 《芯片测试报告》V2
			★5.4 第二次流片评估，芯片设计存在问题已解决。确认开发板应用的细节，设计修改，成本估算，提供试用时间表	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《芯片任务进度计划》V4（含 V3 进度管理报告）
			5.5 对可扩展的新功能进行描述，修订相关文件，准备正式流片	<input type="checkbox"/> 《集成电路技术规格书》V4 <input type="checkbox"/> 《用户使用手册》V2
JD 6	评估改进阶段	向高精度阶段成果（正样）转化。 在模拟环境中评估、完善初级样品,达到正式样品，接近实际应用。	6.1 评估板设计完成，评估板测试环境、参数确定，进行功能测试	<input type="checkbox"/> 《芯片需求及总体设计方案》V5，（应用方案设计报告） <input type="checkbox"/> 《评估板测试方案》
			★6.2 与用户共同制定、完善评估板解决方案，进行	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《评估板及测试方案》修订 <input type="checkbox"/> 《芯片任务进度计划》V5（含 V4 进度管理报告）
			6.3 基本功能实现、软件开发完成，硬件指标、开发环境、评估板（参考设计方案）集成验证完成，评估版技术说明书完成	<input type="checkbox"/> 《评估板测试报告》 <input type="checkbox"/> 《用户使用手册》V3
			★6.4 可维护、可靠性、支撑数据开始收集，更新成本估算，进度计划表，进入试生产，用量达到芯片产业化目标值的 1-3%	<input type="checkbox"/> 例行试验文件 <input type="checkbox"/> 可靠性、成品率分析报告 <input type="checkbox"/> 成本测算报告 <input type="checkbox"/> 制定交付进度计划
JD 7	应	满足初始用户的实	★7.1 制定设计定型计划，确认材料、过程、方法和设计技术没有问题	<input type="checkbox"/> Full mask 流片验证记录 <input type="checkbox"/> 《芯片设计定型计划》

	用 验 证 阶 段	际应用。  初始用户对正样在实际环境进行验证,满足应用需求,应用方案确定。(设计定型)		<input type="checkbox"/> 《项目阶段评估评审记录》
			7.2 初始方案确定: 在实际环境中完成测试,用量达到芯片产业化目标值的 2%, 最终确定技术方案	<input type="checkbox"/> 积累例行试验数据 <input type="checkbox"/> 《初始用户使用报告》 <input type="checkbox"/> 《芯片任务进度计划》V6 (含 V5 进度管理报告)
			★7.3 设计定型: 准备小批量生产 (5%), 完成用户认证; 累计达到芯片产业化目标值的 10%	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 《工程批流片加工合同》 <input type="checkbox"/> 《工程批封装加工合同》 <input type="checkbox"/> 设计定型成套文件
JD 8	小 批 量 应 用 阶 段	满足扩展用户的实际应用。  扩展用户在实际环境中对应用方案通过认证。(生产定型)	8.1 扩大应用: 向扩展用户提交设计定型方案和样品, 评估改进。	<input type="checkbox"/> 《销售合同》 <input type="checkbox"/> 《扩展用户使用报告》 <input type="checkbox"/> 《芯片任务进度计划》V7 (含 V6 进度管理报告)
			8.2 扩大认证: 板级参考设计成熟, 准备小批量生产 (10%), 累计达到芯片产业化目标值的 20%	<input type="checkbox"/> 《流片加工合同》 <input type="checkbox"/> 《封装加工合同》 <input type="checkbox"/> 例行试验数据收集完成 <input type="checkbox"/> 销售合同及累计销量统计
			★8.3 生产定型: 成本核算, 进入产业化应用	<input type="checkbox"/> 《项目阶段评估评审记录》 <input type="checkbox"/> 生产定型及标准化成套文件 <input type="checkbox"/> 《课题任务进度计划》V8 (含 V7 进度管理报告)
JD 9	大 规 模 应 用 阶 段	实现产业化, 完成课题任务。  在实际环境中, 完成产业化考核, 实现大规模应用。	9.1 达到芯片产业化销售指标 10%, 累计销售达到芯片产业化指标的 30%, 供应链建立。	<input type="checkbox"/> 《流片加工合同》 <input type="checkbox"/> 《封装加工合同》 <input type="checkbox"/> 销售合同及累计销量统计 <input type="checkbox"/> 《质量反馈报告》 <input type="checkbox"/> 主要用户清单及区域分布
			9.2 服务建设: 培训、销售服务队伍建设, 售后服务网点建设, 参加展销、广告、宣传活动	
			9.3 达到芯片规定的产业化销售指标 70%, 累计销售达到考核指标的 100% 以上	